

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:

Tae-Hyeun HA et al

Application No.:

Group Art Unit:

Filed:

Examiner:

For: OFDM-based timing synchronization detection apparatus and method

**SUBMISSION OF CERTIFIED COPY OF PRIOR FOREIGN  
APPLICATION IN ACCORDANCE  
WITH THE REQUIREMENTS OF 37 C.F.R. § 1.55**

Commissioner for Patents  
PO Box 1450  
Alexandria, VA 22313-1450

Sir:

In accordance with the provisions of 37 C.F.R. § 1.55, the applicant(s) submit(s) herewith a certified copy of the following foreign application:


Republic of Korea Patent Application No(s). 2002-68760

Filed: November 7, 2002

It is respectfully requested that the applicant(s) be given the benefit of the foreign filing date(s) as evidenced by the certified papers attached hereto, in accordance with the requirements of 35 U.S.C. § 119.

Respectfully submitted,

STAAS & HALSEY LLP



By: \_\_\_\_\_

Michael D. Stein  
Registration No. 37,240

Date: November 6, 2003

1201 New York Ave, N.W., Suite 700  
Washington, D.C. 20005  
Telephone: (202) 434-1500  
Facsimile: (202) 434-1501



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원 번호 : 10-2002-0068760  
Application Number PATENT-2002-0068760

출원 년 월 일 : 2002년 11월 07일  
Date of Application NOV 07, 2002

SH

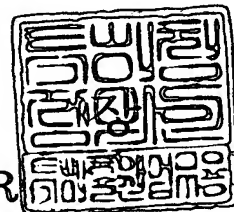
출원인 : 삼성전자 주식회사  
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2002 년 11 월 27 일

특 허 청

COMMISSIONER





1020020068760

출력 일자: 2002/11/28

【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0011
【제출일자】	2002.11.07
【국제특허분류】	H04J
【발명의 명칭】	O F D M 기반 동기 검출 장치 및 방법
【발명의 영문명칭】	OFDM based timing synchronization apparatus and method
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	이영필
【대리인코드】	9-1998-000334-6
【포괄위임등록번호】	1999-009556-9
【대리인】	
【성명】	이해영
【대리인코드】	9-1999-000227-4
【포괄위임등록번호】	2000-002816-9
【발명자】	
【성명의 국문표기】	하태현
【성명의 영문표기】	HA, Tae Hyeun
【주민등록번호】	701213-1121911
【우편번호】	121-781
【주소】	서울특별시 마포구 성산동 성산시영아파트 33동 406호
【국적】	KR
【발명자】	
【성명의 국문표기】	김재석
【성명의 영문표기】	KIM, Jae Seok
【주민등록번호】	551001-1268519



1020020068760

출력 일자: 2002/11/28

【우편번호】	412-738
【주소】	경기도 고양시 덕양구 화정1동 은빛마을 524동 1303호
【국적】	KR
【발명자】	
【성명의 국문표기】	이성주
【성명의 영문표기】	LEE, Seong Joo
【주민등록번호】	700213-1029516
【우편번호】	121-816
【주소】	서울특별시 마포구 동교동 153-1 2층 1호
【국적】	KR
【취지】	특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대리인 필 (인) 대리인 이영 이해영 (인)
【수수료】	
【기본출원료】	20 면 29,000 원
【가산출원료】	1 면 1,000 원
【우선권주장료】	0 건 0 원
【심사청구료】	0 항 0 원
【합계】	30,000 원
【첨부서류】	1. 요약서·명세서(도면)_1통

**【요약서】****【요약】**

본 발명에 따라 OFDM 기반 동기 검출 장치 및 동기 검출 방법이 개시된다. 본 발명에 따른 OFDM 기반 동기 검출 방법은, 동기검출을 위한 상관계수들을  $2^n$  레벨( $n$ 은 0 이상의 정수)로 양자화하는 단계와, 상기  $2^n$  레벨 양자화된 상관계수들을 이용하여 수신된 데이터를 쉬프트하는 단계와, 상기 쉬프트된 결과들을 이용하여 동기를 검출하는 단계를 포함한다. 이상과 같은 본 발명에 의하면, 성능의 열화없이 동기 검출 장치의 하드웨어 복잡도를 감소시킬 수 있다.

**【대표도】**

도 3

【명세서】

【발명의 명칭】

OFDM 기반 동기 검출 장치 및 방법{OFDM based timing synchronization apparatus and method}

【도면의 간단한 설명】

도 1은 종래 WLAN 표준에 의한 전송 데이터 구조를 도시한 도면,

도 2는 종래기술에 따른 WLAN의 시간동기 탐지를 위한 상관기 구성의 블록도,

도 3은 본 발명에 따른 WLAN의 시간동기 탐지를 위한 상관기 구성의 블록도,

도 4는 도 3에 도시된 본 발명에 따른 상관기에서 2<sup>nd</sup> 레벨 양자화된 상관계수를 설명하기 위한 도면,

도 5는 도 3에 도시된 본 발명에 따른 상관기에서 2<sup>nd</sup> 레벨 양자화하는 방법을 설명하기 위한 도면,

도 6은 본 발명에 따른 상관기에 의한 성능을 도시하는 도면,

도 7은 본 발명에 따른 상관기와 종래기술에 따른 상관기의 하드웨어 크기를 비교한 도면.

**【발명의 상세한 설명】****【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

- <8> 본 발명은 OFDM 전송 시스템의 수신단에서 동기를 검출하기 위한 방법 및 장치에 관한 것으로, 좀더 구체적으로는,  $2^n$  레벨 양자화된 상관계수를 이용하여 동기를 검출하는 방법 및 장치에 관한 것이다.
- <9> 유럽형 디지털 방송 수신기(DVB-T) 및 고속 무선랜(WLAN)에서 사용되고 있는 OFDM(orthogonal frequency division multiplexing) 시스템은 직교부반송파를 사용하고, 각각의 심볼에 보호구간(guard interval)을 삽입하므로써 채널간 간섭(ICI)과 심볼간 간섭(ISI)을 제거하는데 유리한 특성을 가지고 있다. 이처럼 ICI와 ISI에 대한 높은 성능 때문에, OFDM 시스템은 고속 WLAN 표준(IEEE802.11a)으로 채택되었다.
- <10> WLAN 표준에 의한 전송데이터 구조는 프리엠블과 데이터로 이루어져 있으며, 상기 프리엠블은 다시 두개의 부프리엠블로 이루어져, 첫번째 부프리엠블은 10개의 짧은 훈련 심볼(short training symbol)로 구성되며, 각 짧은 훈련심볼은 16개의 샘플로 구성된다. 도 1에는 이와 같은 WLAN 표준에 의한 전송데이터 구조가 도시되어 있는데, 각 전송데이터 구조는 부프리엠블 1(100), 부프리엠블 2(110), 데이터(120)를 포함하며, 부프리엠블 1(100)은 짧은 훈련심볼 1(130), 짧은 훈련심볼 2(140), ... 짧은 훈련심볼 10(150)을 포함하며, 짧은 훈련심볼 1(130)은 샘플 1(131), 샘플 2(132), 샘플 3(133), ... 샘플 16(134)를 포함한다. 이와 같은 짧은 훈련심볼은 수신단에서 신호 검출 및 수신 프레임의 시간 동기를 위해 활용된다.

<11> WLAN의 시간동기 시스템은 수신신호를 상관기를 이용하여 상호 상관하므로써 시간 동기를 탐지한다. 이때 수신 시스템에서는 WLAN 표준에서 정한 짧은 훈련심볼을 상관 계수로 사용한다. 수신된 프리엠블이 상관계수들과 상관되었을 때, 상관값은 아래 식 [1]과 같이 표현된다.

<12> **【수학식 1】** 
$$\Lambda(n) = \sum_{m=1}^M r(n+m) c^*(m)$$

<13> 이때,  $r(n+m)$ 은 샘플링된 기저주파수 대역의 수신 신호를 의미하며,  $M$ 은 짧은 훈련심볼의 샘플 개수를 의미하며,  $c^*(m)$ 은  $c(m)$ 을 컨쥬게이터(conjugator) 형태로 변환함을 의미한다.  $c(m)$ 은 WLAN 표준이 정한 짧은 훈련심볼을 나타낸다.

<14> 이와 같이 계산된  $\Lambda(n)$ 중에서 최대값을 가지는  $\Lambda(n)$ 이 상관 최고치(correlation peak)를 의미하는데, 이 상관 최고치의 존재유무와 위치를 검색하여 시간동기가 이루어진다.

<15> 도 2에 종래 기술에 따른 상관기(200)가 도시되어 있다. 이때  $c^*_{15} \sim c^*_0$ 는 짧은 훈련심볼로 구성된 상관계수를 나타낸다.

<16> 도 2에 도시된 상관기(200)는 수신된 샘플 신호를 한 샘플씩 저장하는 16개의 레지스터를 포함하는 레지스터부(210)와, 상기 각 레지스터의 출력값과 짧은 훈련심볼로 구성된 상관계수  $c^*_{15} \sim c^*_0$ 를 각각 곱하는 16개의 곱셈기를 포함하는 곱셈부(220)와, 상기 곱셈부(220)로부터의 출력을 모두 가산하는 파이프라인드 가산부(230)와, 상기 가산부(230)의 출력으로부터 피크값을 검출하는 피크값 검출부(240)를 포함한다.

<17> 이와 같은 상관기에서의 동작을 설명하면, 상관기(200)에서 레지스터로 입력되는 데이터 샘플은 매 클럭마다 하나의 샘플씩 오른쪽 레지스터로 이동되어가면서 임시 저장



된다. 그리고, 각 레지스터에서 출력된 데이터 샘플은 곱셈부(220)의 각 곱셈기에서 각 상관계수와 각각 곱해지고 곱해진 결과값들은 파이프라인드 가산부(230)로 출력되어 모두 가산된다. 즉,  $n$  이 0이면  $r_0$ 부터  $r_{15}$ 까지의 입력 데이터가 각각 상관계수와 곱해진 값이 가산부(230)에서 가산되는 것이고, 다음 클럭에서는, 즉  $n$ 이 1이면,  $r_1$  부터  $r_{16}$ 까지의 입력 데이터가 각각 상관계수와 곱해진 값이 가산부(230)에서 가산되는 것이다. 그러면, 매 클럭마다 이와 같은 곱셈과 덧셈이 수행되고, 피크값 검출부(240)는 매 클럭마다 파이프라인드 가산부(230)의 출력을 관찰하고 있다가 파이프라인드 가산부(230)에서 출력되는 피크값을 검출한다.

<18> WLAN에서는 하나의 곱셈기로 고속의 상관기를 설계하는 것이 힘들기 때문에 도 2에 도시된 바와 같이 곱셈기와 레지스터 및 덧셈기로 구성된 수동상관기를 사용한다. 이 때 곱셈기는 상관계수의 수 만큼 요구되며, 이와 같은 곱셈기를 구현하기 위해서는 복잡한 회로구성이 필요하기 때문에 WLAN 에서 상관시스템의 하드웨어 복잡도는 매우 커지게 된다. 이것은 WLAN 시스템을 설계하는데 있어 매우 큰 부담으로 작용한다.

#### 【발명이 이루고자 하는 기술적 과제】

<19> 본 발명은 이와 같은 문제점을 해결하여 성능의 열화 없이 하드웨어 복잡도를 감소시킬 수 있는 OFDM 기반 동기 검출 장치 및 방법을 제공하는 것을 목적으로 한다.

#### 【발명의 구성 및 작용】

<20> 상기와 같은 과제를 해결하기 위한 본 발명의 하나의 특징은, OFDM 기반 동기 검출 장치에 있어서, 수신 데이터를 저장하는  $m$ 개의 레지스터와, 동기검출을 위한 상관계수를  $2^n$  레벨( $n$ 은 0 이상의 정수)로 양자화한 상관계수의 지수 크기( $n$ )만큼 상기 각 레지



스터로부터의 각 출력을 각각 쉬프트하는 m개의 쉬프트와, 상기 m개의 쉬프트로부터의 출력을 가산하는 가산기와, 상기 가산기의 출력으로부터 피크값을 검출하는 피크값 검출기를 포함하는 것이다.

<21> 바람직하게는, 상기  $2^n$  레벨로 양자화된 상관계수는, 상관계수를  $2^n$  값으로 비례확대하고, 상기 비례확대된 상관계수를  $2^i$  레벨( $i=0,1,\dots,n$ )로 수렴시키는 것에 의해 생성된다.

<22> 또한, 바람직하게는, 상기 비례확대는, 상관계수  $c^{**}(m)$  를 
$$x = \frac{2^n c^{**}(m)}{\max c^{**}(m)}$$
 로 정규화하는 것에 의해 수행된다.

<23> 또한, 바람직하게는, 상기 수렴은, 상기 정규화된 값 x를 
$$Q_L[x] = \begin{cases} 2^{\lfloor \log_2 x \rfloor}, & x > 0 \\ -2^{\lfloor \log_2 (-x) \rfloor}, & x < 0 \\ 0, & x = 0 \end{cases} \quad (\text{여기서, } \lfloor \log_2 x \rfloor \text{ 는 } \log_2 x \text{ 와 가장 근접한 정수})$$
 로 수렴시키는 것에 의해 수행된다.

<24> 본 발명의 다른 특징은, OFDM 기반 동기 검출 방법에 있어서, 동기검출을 위한 상관계수들을  $2^n$  레벨( $n$ 은 1 이상의 정수)로 양자화하는 단계와, 상기  $2^n$  레벨 양자화된 상관계수들을 이용하여 수신된 데이터를 쉬프트하는 단계와, 상기 쉬프트된 결과들을 이용하여 동기를 검출하는 단계를 포함하는 것이다.

<25> 이제, 첨부된 도면을 참조하여 본 발명을 상세히 설명한다.

<26> 도 3에 본 발명에 따른 상관기의 구성이 도시되어 있다.

<27> 상기 상관기(300)는 수신 데이터를 한 샘플씩 저장하는 레지스터를 포함하는 레지스터부(310)와, 상기 레지스터로부터의 출력값을  $2^n$  레벨로 양자화된 상관계수값 만큼 쉬프트하는 쉬프트부(320)와, 상기 쉬프트부로부터의 출력을 가산하는 파이프라인드 가

산부(330)와, 파이프라인드 가산부(330)로부터의 출력값중에서 피크값을 검출하는 피크 값 검출부(340)를 포함한다.

<28> 레지스터부(310)는 제1레지스터(311), ... 제15레지스터(312), 제16레지스터(313)를 포함하고, 쉬프트부(320)는 제1쉬프터(321), ... 제16쉬프터(325)를 포함한다. 매 클럭마다 수신된 데이터 샘플은 레지스터에 임시 저장되고 다음 클럭에서 오른쪽 레지스터로 출력되므로, 예를 들어, 16클럭이 되는 경우에 16개의 레지스터에 모두 수신 데이터 샘플  $r_{n+0}, \dots, r_{n+15}$ 가 저장된다.

<29> 그리고, 다음 클럭에서  $r_{n+0}$  은 쉬프터(321)로 출력되어  $l_0$  비트 만큼 쉬프트되고,  $r_{n+1}$  은 쉬프터(322)로 출력되어  $l_1$  비트 만큼 쉬프트되고, ...  $r_{n+15}$  은 쉬프터(325)로 출력되어  $l_{15}$  비트 만큼 쉬프트된다. 이와 같이 쉬프터에서 쉬프트된 결과값은 파이프라인드가산부(330)로 출력되어 모두 합산되며, 피크값 검출부(330)는 매 클럭마다 출력되는 파이프라인드 가산부(330)로부터의 결과값을 탐지하고 있다가 그 결과값들중에서 피크값을 검출한다.

<30> IEEE802.11a 표준에서 수신단의 시간동기 검출을 위해 이용하는 짧은 훈련심볼은 미리 정해진 값으로서, 수신단에서 상기 짧은 훈련심볼과 수신한 데이터 샘플의 곱셈을 위해 상기 미리 정해진 상관계수를 그대로 곱하는 것이 아니라, 상기 미리 정해진 상관계수를  $2^n$  레벨로 양자화함으로써 곱셈기 대신에 쉬프터를 사용하여 곱셈을 수행할 수 있다는 것이 본 발명의 기본 원리이다.

<31> 이제, 도 4 및 도 5를 참조하여 상관계수를  $2^n$  레벨로 양자화하는 방법을 구체적으로 설명한다.

<32> 본 발명은, 도 4에 도시된 바와 같이, 상관계수 테이블(410)의 상관계수를  $2^n$  레벨 양자화기(420)를 이용하여  $2^n$  레벨로 양자화함으로써  $2^n$  레벨 양자화 상관계수 테이블(430)을 작성하고, 상관계수 테이블(410) 대신에  $2^n$  레벨 양자화 상관계수 테이블(430)을 이용하여 동기검출에 이용한다.

<33> 수신된 데이터 샘플을  $2^n$  레벨로 양자화하는 방법은 도 5를 참조하여 상세히 설명한다.

<34>  $2^n$  레벨 양자화라는 것은, 데이터를 2의 지수승 레벨로 양자화를 수행함을 의미하는 것으로, 예를 들어,  $2^1$  레벨 양자화는  $-2^1, -2^0, 0, 2^0, 2^1$  레벨을 포함하며, -2와 -1 사이의 상관계수는 -2에 더 가까우면 -2로, -1에 더 가까우면 -1로 양자화 하고, 마찬가지로, -1과 0 사이의 값은 더 가까운 값을 기준으로 -1과 0 중 어느 하나의 값으로 양자화 하고, 0과 1 사이의 상관계수는 더 가까운 값을 기준으로, 0과 1 중의 어느 하나의 값으로 양자화하고, 1과 2 사이의 상관계수는 더 가까운 값을 기준으로, 1과 2 중의 어느 하나의 값으로 양자화한다. 또한, 예를 들어,  $2^2$  레벨 양자화는 상관계수를  $-2^2, -2^1, -2^0, 0, 2^0, 2^1, 2^2$  중의 어느 하나로 양자화하며,  $2^3$  은  $-2^3, -2^2, -2^1, -2^0, 0, 2^0, 2^1, 2^2, 2^3$  중의 어느 하나로 양자화한다.

<35> 도 5에는  $2^2$  레벨로 양자화한 상관계수를 도시한다.

<36> 예를 들어,  $2^0$ 과  $2^1$ 사이에 있는 상관계수 1의 경우에는  $2^0$ 에 가까운 값을 가지므로  $2^0$ 으로 양자화하고,  $-2^1$ 과  $-2^2$  사이에 있는 상관계수 2는  $-2^2$ 에 가까운 값을 가지므로  $-2^2$ 로 양자화한다. 이와 같은 방법에 의해 양자화를 수행하면 상관계수들은 모두 2의 지수승 형태의 값을 가지게 되고, 따라서, 입력 데이터 샘플에 상관계수를 곱할 필요없

이, 이와 같이 양자화된 상관계수를 사용하면 쉬프트에 의해 곱셈을 수행할 수 있게 된다. 예를 들어, 입력 데이터에 양자화된 상관계수  $2^2$ 를 곱하는 것이 아니라 단지 2 비트를 쉬프트함으로써 곱셈 수행 결과와 동일한 결과를 얻을 수 있는 것이다. 이와 같은  $2^n$  레벨 양자화 방법을 구체적으로 설명한다.

<37> 본 발명에 따른 상관기는 기존의 수동 상관기에서 사용되던 상관계수를  $c^*(m)$ 의 정위상(in-phase)과 부위상(quadrature) 성분을  $2^i$ 로 형태를 가지는 값들로 양자화하여 사용한다. 도 5에서 회색으로 표현된 그래프는 기존 상관기에서 사용되던 상관계수의 정위상 부분을 표현한 것이고, 검정색 그래프는 상관계수의 정위상 성분을  $2^i$  레벨로 양자화한 상관계수를 나타낸다.  $c^*(m)$ 을 양자화하기 위한 최대 양자화값 또는 비례 확대계수는  $2^2$ 이다.

<38> 시간동기 탐지를 위한 본 발명에 따른 상관기의 곱셈기는 아래와 같은 과정을 통해 쉬프트로 단순화될 수 있다. 아래 식[2]은 식[1]에서 상관계수  $c^*(m)$ 을 양자화된 상관계수  $q^*(m)$ 으로 치환하여 얻어진 식이다.

<39> **【수학식 2】** 
$$\Lambda(n) = \sum_{m=1}^M r(n+m) q^*(m)$$

<40> 그리고, 아래 식[3]은  $c^*(m)$ 을  $2^n$  값으로 비례확대(스케일링)하는 것을 나타낸다. 즉, 식[3]은  $c^*(m)$ 중 가장 큰 값을 가지는  $c^*(m)$ 을  $2^n$ 으로 하고, 그에 따라 나머지  $c^*(m)$ 들을 노말라이즈한 다음, 양자화 함수  $Q_L[\cdot]$ 에 의해 양자화하는 과정을 나타낸다.

<41> **【수학식 3】** 
$$q^*(m) = Q_L \left[ \frac{2^i c^*(m)}{\max c^*(m)} \right]$$

<42> 여기서,  $Q_L[\cdot]$ 는 식[4]와 같은 복소 양자화를 의미하며, 각 노말라이즈된 상관계수 값을  $2^i$  레벨중의 어느 하나로 양자화를 수행함을 의미한다.

<43> 【수학식 4】  $Q_L[x] \triangleq Q[Re\{x\}] + jQ[Im\{x\}]$

<44> 다시,  $Q_L[\cdot]$ 은 다음과 같이 표현된다.

<45> 【수학식 5】 
$$Q_L[x] \triangleq \begin{cases} 2^{\lfloor \log_2 x \rfloor}, & x > 0 \\ -2^{\lfloor \log_2 (-x) \rfloor}, & x < 0 \\ 0, & x = 0 \end{cases}$$

<46> 위 식에서  $\lfloor a \rfloor$ 는  $a$ 와 가장 근접한 정수를 의미한다. 위와 같은 양자화 과정을 통해  $q^*(m)$ 은  $2^i$  형태의 양자화값을 가지게 되고, 곱셈기는  $i$ -비트 쉬프트로 단순화될 수 있으며 식[1]은 식[6]로 변경될 수 있다.

<47> 【수학식 6】 
$$\Lambda(n) = \sum_{m=1}^M sign \times [r(n+m) \ll l(m)]$$

<48> 【수학식 7】 
$$l(m) = \begin{cases} \log_2 |q^*(m)|, & q^*(m) \neq 0 \\ 0, & q^*(m) = 0 \end{cases}$$

<49> 【수학식 8】 
$$sign \triangleq \begin{cases} +1, & q^*(m) > 0 \\ -1, & q^*(m) < 0 \\ 0, & q^*(m) = 0 \end{cases}$$

<50> 위 식에서  $r(n+m) \ll l(m)$ 는  $r(n+m)$ 를  $l(m)$  비트 만큼 왼쪽으로 비트의 자리를 이동 하라는 의미이다. 그리고, 식[7]은  $2^n$  양자화된 상관계수  $q^*(m)$ 를  $l(m)$ 으로 변환하는 것으로서,  $l(m)$ 은  $2^n$  레벨 양자화된 상관계수에서 추출된 지수승의 크기를 나타낸다. 그리고, 이와 같이 추출된 지수승의 크기만큼 쉬프트의 비트 이동을 시키는 것에 의해 곱셈 연산과 동일한 기능을 수행할 수 있게 된다.



- <51> 도 6에는 IEEE802.11a 표준에 따라 마지막 세개의 짧은 훈련심볼들을 이용하여 시간동기를 탐지하는데, 각각의 SNR 별로 검출을 시도한 후 그 결과를 통해 검출 에러율을 계산한 시뮬레이션 결과이다.
- <52> 도 6에서 'conventional'은 양자화하지 않은 훈련 심볼을 사용하는 기존의 수동 상관기를 사용하는 시스템 성능을 의미하며, 'sign bit only'는 수신된 신호와 그 신호에 대한 순환 전치를 모두 그 신호의 부호값만으로 양자화한 것으로서 만약 수신된 값이 양수이면 +1로 양자화하고, 음수이면 -1로 양자화 한 후 그 양자화된 값으로 상호 상관값을 구하는 방식이다.
- <53> 도 6에서는 AWGN 채널에서 각각의 SNR에 대한 동기검출 에러율을 보여주고 있는데, 본 발명에서 상관계수의 양자화 최대값 $q_{max}$ 가  $2^2$  과  $2^3$ 인 경우에는 양자화되지 않은 상관계수를 사용하는 기존 방식과 비슷한 성능을 보임을 알 수 있다. 반면에, 본 발명에 따른 시스템의 양자화 최대값이  $2^1$ 인 경우에는 성능의 열화가 나타나지만 'sign bit only'의 성능에 비해서는 더 좋은 성능을 보인다. AWGN 채널 환경에서의 시뮬레이션 결과를 통해 양자화 최대값이  $2^2$  이상인 경우 양자화에 의한 시간동기 검출에서의 성능 열화가 거의 없음을 알 수 있다.
- <54> 도 7에 본 발명에 따른 상관기와 종래기술에 따른 상관기의 하드웨어 크기를 비교한 표가 도시되어 있다.
- <55> 하드웨어의 복잡도를 평가하기 위해 게이트 수준의 회로로 합성하였으며, 표에서 보여지는 것처럼 본 발명에 따른 상관기 구성에 의하면 종래의 상관기 구성보다 약 10%의 하드웨어만으로도 구현이 가능하였다.

<56> 종래의 시스템은 8비트와 8비트를 곱하는 곱셈기 16개와 8비트 레지스터 15개와 16비트 덧셈기 1개가 요구되어 총 게이트수는 9495개가 필요했는데, 본 발명에 다른 상관계수에서 곱셈기는 사용되지 않았으며 8비트 레지스터 15개와 11비트 레지스터 1개가 요구되어 총 게이트수는 978개로서, 종래의 시스템보다 10.3%정도의 게이트 수만으로도 구현될 수 있다.

【발명의 효과】

<57> 상기와 같은 본 발명의 의하면, OFDM 시스템의 수신단에서 동기를 검출하는 상관계수에서 상관계수를 2<sup>nd</sup> 레벨 양자화하여 사용함으로써 곱셈기 대신에 쉬프터를 사용할 수 있으므로 성능의 열화 없이 하드웨어 복잡도를 대폭 감소시킬 수 있다.



## 【특허청구범위】

## 【청구항 1】

OFDM 기반 동기 검출 장치에 있어서,

수신 데이터를 저장하는 m개의 레지스터와,

동기검출을 위한 상관계수를  $2^n$  레벨(n은 0 이상의 정수)로 양자화한 상관계수의  
지수 크기(n)만큼 상기 각 레지스터로부터의 각 출력을 각각 쉬프트하는 m개의 쉬프트와

상기 m개의 쉬프트로부터의 출력을 가산하는 가산기와,

상기 가산기의 출력으로부터 피크값을 검출하는 피크값 검출기를 포함하는 것을 특  
징으로 하는 동기 검출 장치.

## 【청구항 2】

제1항에 있어서,

상기  $2^n$  레벨로 양자화된 상관계수는, 상관계수를  $2^n$  값으로 비례확대하고, 상기  
비례확대된 상관계수를  $2^i$  레벨( $i=0,1,\dots,n$ )로 수렴시키는 것에 의해 생성되는 것을 특  
징으로 하는 동기 검출 장치.

## 【청구항 3】

제2항에 있어서,

상기 비례확대는, 상관계수  $c^{**}(m)$  를  $x = \frac{2^n c^{**}(m)}{\max c^{**}(m)}$  로

정규화하는 것을 특징으로 하는 동기 검출 장치.

## 【청구항 4】

제3항에 있어서,

상기 수렴은, 상기 정규화된 값  $x$ 를 
$$Q_L[x] = \begin{cases} 2^{\lfloor \log_2 x \rfloor}, & x > 0 \\ -2^{\lfloor \log_2 (-x) \rfloor}, & x < 0 \\ 0, & x = 0 \end{cases}$$
 (여기서,  $\lfloor \log_2 x \rfloor$ 는  $\log_2 x$

와 가장 근접한 정수)로 수렴시키는 것을 특징으로 하는 동기 검출 장치.

## 【청구항 5】

OFDM 기반 동기 검출 방법에 있어서,

동기검출을 위한 상관계수들을  $2^n$  레벨( $n$ 은 0 이상의 정수)로 양자화하는 단계와,

상기  $2^n$  레벨 양자화된 상관계수들을 이용하여 수신된 데이터를 쉬프트하는 단계와

상기 쉬프트된 결과들을 이용하여 동기를 검출하는 단계를 포함하는 것을 특징으로 하는 동기 검출 방법.

## 【청구항 6】

제5항에 있어서,

상기 쉬프트 단계는,

상기  $2^n$  레벨 양자화된 상관계수의 지수 크기인  $n$  비트 만큼 상기 수신된 데이터를 쉬프트하는 것을 특징으로 하는 동기 검출 방법.

## 【청구항 7】

제5항에 있어서,

상기 양자화 단계는,

상관계수를  $2^n$  값으로 비례확대하는 단계와,

상기 비례확대된 상관계수를  $2^i$  레벨( $i=0,1,\dots,n$ )로 수렴시키는 단계를 포함하는 것을 특징으로 하는 동기 검출 방법.

#### 【청구항 8】

제7항에 있어서,

상기 비례확대 단계는,

상관계수  $c^{**}(m)$  를  $x = \frac{2^n c^{**}(m)}{\max c^{**}(m)}$  로 정규화하는 것을

특징으로 하는 동기 검출 방법.

#### 【청구항 9】

제8항에 있어서,

상기 수렴 단계는,

상기 정규화된 값  $x$ 를  $Q_L[x] \triangleq \begin{cases} 2^{\lfloor \log_2 x \rfloor}, & x > 0 \\ -2^{\lfloor \log_2 (-x) \rfloor}, & x < 0 \\ 0, & x = 0 \end{cases}$  (여기서,  $\lfloor \log_2 x \rfloor$  는  $\log_2 x$ 와 가장 근접한

정수)로 수렴시키는 것을 특징으로 하는 동기 검출 방법.

#### 【청구항 10】

제5항에 있어서,

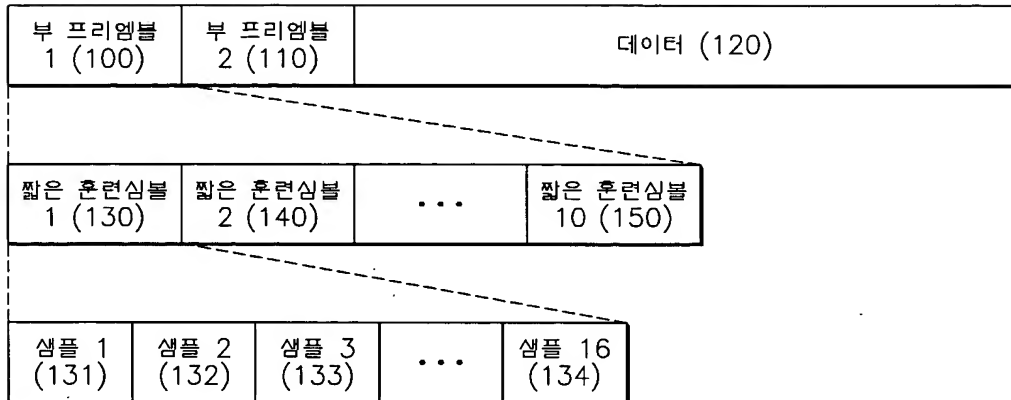
상기 동기 검출 단계는,

상기 쉬프트된 출력을 가산하는 단계와,

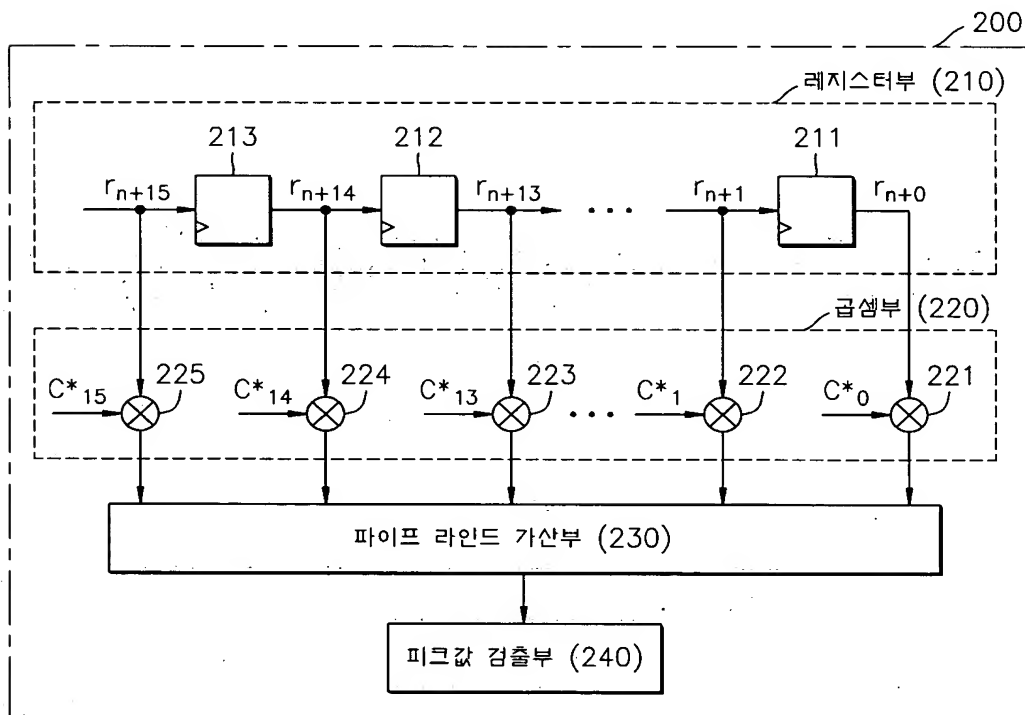
상기 가산 결과중 피크값을 검출하는 단계를 포함하는 것을 특징으로 하는 동기 검출 방법.

## 【도면】

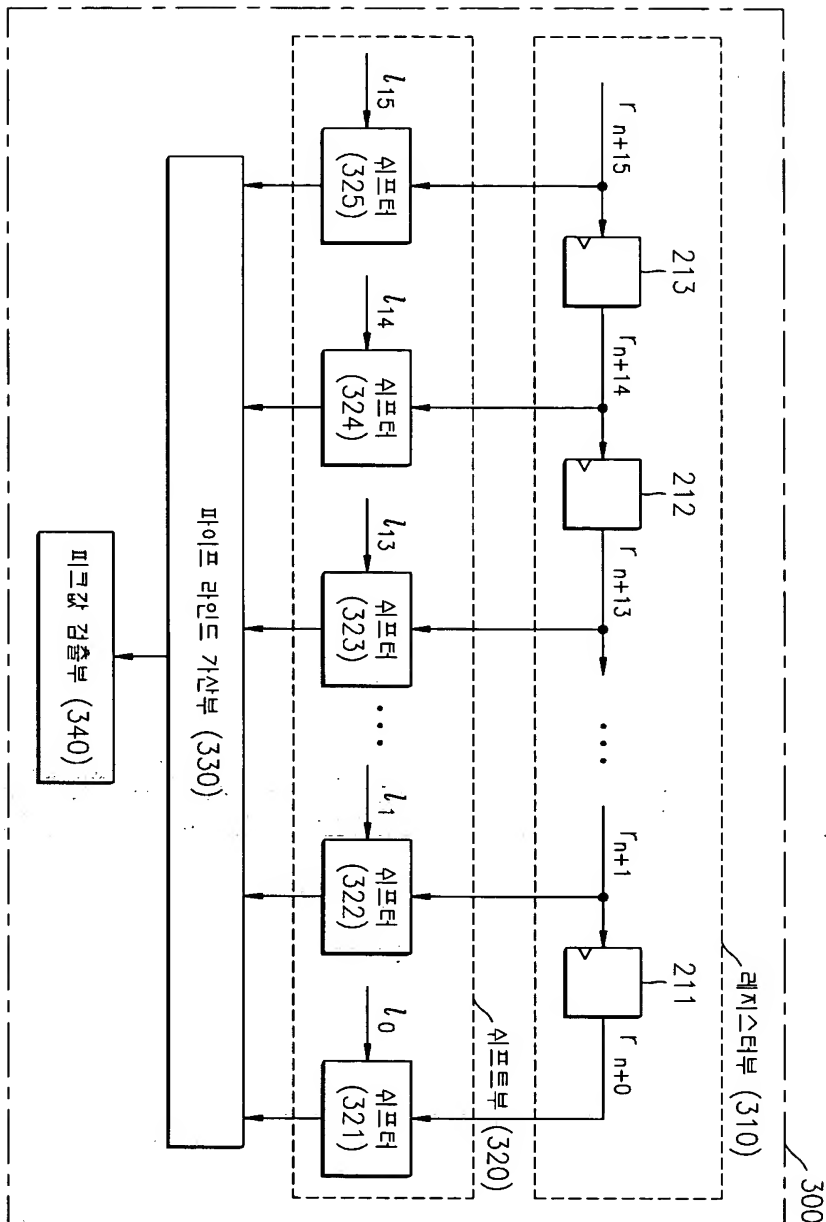
【도 1】



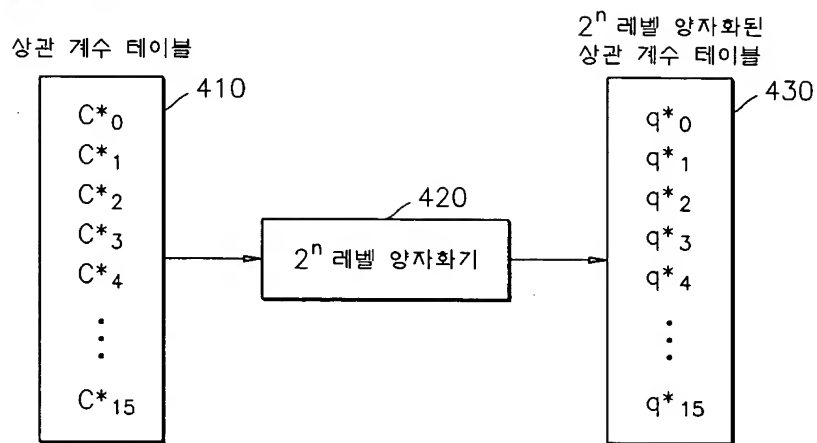
【도 2】



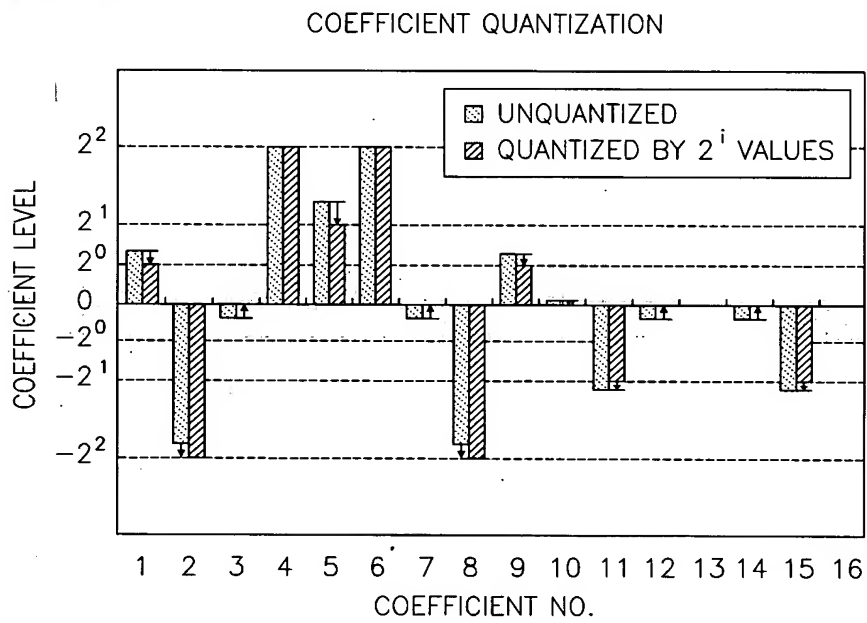
【도 3】



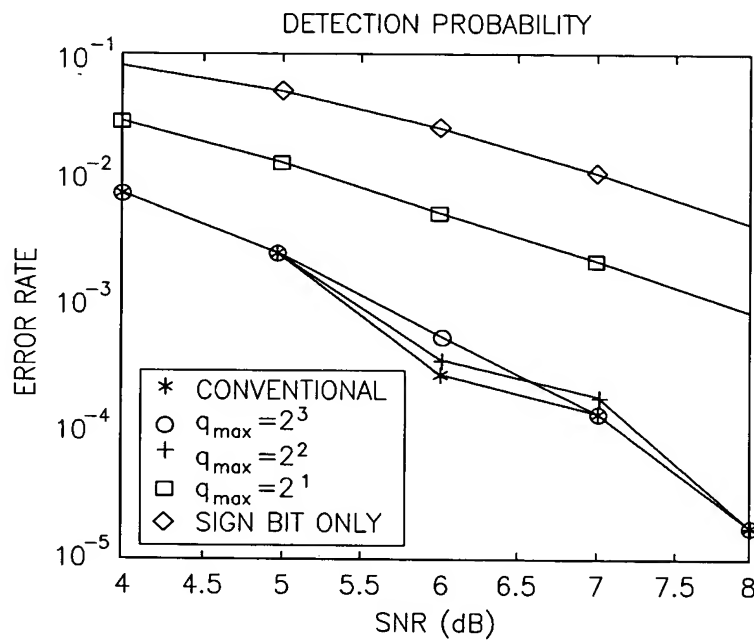
【도 4】



【도 5】



【도 6】



【도 7】

항목	게이트 수	
	기존 시스템	제안된 시스템
곱셈기 (8x8)	16	0
레지스터 (8-bit)	15	15
덧셈기	1 (16-bit)	1 (11-bit)
총 게이트 수	9495 (100%)	978 (10.3%)